



PATENT
2019-0214P

IN THE U.S. PATENT AND TRADEMARK OFFICE

Applicant: Huei-Jen CHEN et al. Conf.:
Appl. No.: 10/655,223 Group:
Filed: September 5, 2003 Examiner:
For: CHIP PACKAGE SUBSTRATE HAVING SOFT
CIRCUIT BOARD AND METHOD FOR
FABRICATING THE SAME

L E T T E R

Commissioner for Patents
P.O. Box 1450
Alexandria, VA 22313-1450

October 2, 2003

Sir:

Under the provisions of 35 U.S.C. § 119 and 37 C.F.R. § 1.55(a), the applicant(s) hereby claim(s) the right of priority based on the following application(s):

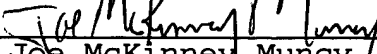
<u>Country</u>	<u>Application No.</u>	<u>Filed</u>
TAIWAN	092118123	July 2, 2003

A certified copy of the above-noted application(s) is(are) attached hereto.

If necessary, the Commissioner is hereby authorized in this, concurrent, and future replies, to charge payment or credit any overpayment to Deposit Account No. 02-2448 for any additional fee required under 37 C.F.R. §§ 1.16 or 1.17; particularly, extension of time fees.

Respectfully submitted,

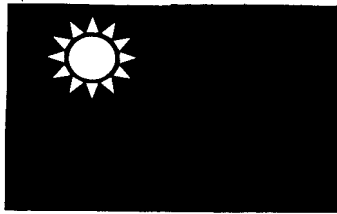
BIRCH, STEWART, KOLASCH & BIRCH, LLP

By 
Joe McKinney Muncy, #32,334

P.O. Box 747
Falls Church, VA 22040-0747
(703) 205-8000

KM/ndb
2019-0214P

Attachment(s)



Huei-Jen CHEN et al

2019-0214P

10/655,823

September 5, 2003

BSKB, LLP

(703) 205-8000

中華民國經濟部智慧財產局

INTELLECTUAL PROPERTY OFFICE
MINISTRY OF ECONOMIC AFFAIRS
REPUBLIC OF CHINA

茲證明所附文件，係本局存檔中原申請案的副本，正確無訛，
其申請資料如下：

This is to certify that annexed is a true copy from the records of this
office of the application as originally filed which is identified hereunder:

申請日：西元 2003 年 07 月 02 日
Application Date

申請案號：092118123
(Application No.)

申請人：敦南科技股份有限公司
Applicant(s)

局長

Director General

蔡練生

發文日期：西元 2003 年 8 月 26 日
Issue Date

發文字號：09220855180
Serial No.

申請日期：	IPC分類
申請案號：	

(以上各欄由本局填註)

發明專利說明書

一、 發明名稱	中 文	具軟式電路板之晶片封裝基板及其製造方法
	英 文	
二、 發明人 (共3人)	姓 名 (中文)	1. 陳惠貞 2. 劉明郎 3. 陳怡菁
	姓 名 (英文)	1. 2. 3.
	國 籍 (中英文)	1. 中華民國 TW 2. 中華民國 TW 3. 中華民國 TW
	住居所 (中 文)	1. 台北縣永和市中山路1段141號7樓之3 2. 台北縣永和市智光街107巷4號2樓 3. 台北縣汐止市汐萬路2段66巷128弄11號
	住居所 (英 文)	1. 2. 3.
三、 申請人 (共1人)	名稱或 姓 名 (中文)	1. 敦南科技股份有限公司
	名稱或 姓 名 (英文)	1.
	國 籍 (中英文)	1. 中華民國 TW
	住居所 (營業所) (中 文)	1. 台北縣新店市寶橋路233-2號9樓 (本地址與前向貴局申請者相同)
	住居所 (營業所) (英 文)	1.
	代表人 (中文)	1. 宋恭源
	代表人 (英文)	1.



四、中文發明摘要 (發明名稱：具軟式電路板之晶片封裝基板及其製造方法)

一種具軟式電路板之晶片封裝基板其包括多層軟硬複合印刷電路基板、導電件及導孔，其中導孔形成於多層軟硬複合印刷電路基板上，且導電件鍍設於多層軟硬複合印刷電路基板之導孔內緣，俾使封裝影像感測晶片於晶片封裝基板上，且軟式電路板作為外部訊號連接線，即可節省製程及增加良率。

五、(一)、本案代表圖為：第三圖

(二)、本案代表圖之元件代表符號簡單說明：

具軟式電路板之晶片封裝基板 10、多層軟硬複合印刷電路基板 30、導電件 50、導孔 60

六、英文發明摘要 (發明名稱：)



一、本案已向

國家(地區)申請專利

申請日期

案號

主張專利法第二十四條第一項優先權

無

二、☐主張專利法第二十五條之一第一項優先權：

申請案號：

無

日期：

三、主張本案係符合專利法第二十條第一項☐第一款但書或☐第二款但書規定之期間

日期：

四、☐有關微生物已寄存於國外：

寄存國家：

寄存機構：

寄存日期：

寄存號碼：

無

☐有關微生物已寄存於國內(本局所指定之寄存機構)：

寄存機構：

寄存日期：

寄存號碼：

無

☐熟習該項技術者易於獲得，不須寄存。



五、發明說明 (1)

【發明所屬之技術領域】

本發明係為一種具軟式電路板之晶片封裝基板及其製造方法，尤指軟硬複合印刷電路板上同時形成晶片封裝基板及軟式電路板，以作為晶片封裝基板及外部訊號連接線。

【先前技術】

按，一般晶片須經封裝並電連接於電子機板後，才得以被設置於電子裝置上，使其被操作並利用，尤其影像感測晶片更需受到封裝體之保護，以正確且安全地被使用，且藉由電連接於電子機板，才得以被操作。

請參閱第一圖 A 至第一圖 G 所示，其中如 CCD 或 CMOS 等影像感測晶片電連接於電子機板之方法為，先預備一陶瓷封裝基座 10 a，該陶瓷封裝基座 10 a 上側形成有一凹槽 11 a，再將影像感測晶片 20 a 黏置於該陶瓷封裝基座 10 a 之凹槽 11 a 內，且利用電連線 30 a 連接於該陶瓷封裝基板 10 a 及該影像感測晶片 20 a，並使透明板 40 a 封裝於該陶瓷封裝基座 10 a 上側，以使該影像感測晶片 20 a 封裝於其內，並將具有影像感測晶片 20 a 之封裝體 50 a 以表面黏著技術 (SMT) 黏接於電子機板 60 a 上，再組裝鏡頭座 70 a 及鏡頭 80 a 於該封裝體 50 a 上，以完成影像感測模組。

請參閱第二圖 A 至第二圖 F 所示，另一影像感測晶片組裝成影像感測模組之方法，係先製作一硬式印刷電路基板 90 a，其上側係為具有複數焊墊 91 a，且使影像感

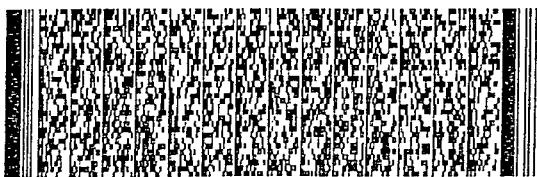


五、發明說明 (2)

測晶片 20 a 黏置於該硬式印刷電路基板 90 a 上側，並利用電連線 30 a 電連接於該影像感測晶片 20 a 及該等焊墊 91 a，再將鏡頭座 70 a 及鏡頭 80 a 組裝於該硬式印刷電路基板 90 a 上，以封裝該影像感測晶片 20 a 於該硬式印刷電路基板 90 a 上，該硬式印刷電路基板 90 a 下端面具有複數電連接片 92 a，且預備二端具有梳形電連接片 101 a 之電路軟板 100 a，其一端之梳形電連接片 101 a 上沾有導電膠以分別對應並壓合黏接於該硬式印刷電路基板 90 a 下端面之電連接片 92 a，再使該電路軟板 100 a 之另一端的梳形電連接片 101 a 沾黏導電膠，以壓合且黏接或以連接器 (CONNECTOR) 93 a 連接於電子機板 60 a 上，以形成影像感測模組。

惟，上述之影像感測晶片組裝成影像感測模組之方法及其裝置具有其缺點：

1. 其中利用陶瓷封裝基座封裝影像感測晶片，且因該陶瓷封裝基座之造價高，因此增加材料成本，及必須使封裝完成之影像感測晶片封裝體固接於電子機板上，因此減少彈性設置該封裝體方便性。
2. 其中利用印刷電路基板封裝該影像感測晶片之方法中，該具有梳形電連接片與該印刷電路基板之黏接係利用導電膠作為膠體及導電體，且二相互連接面積係只有梳形電連接片及該印刷電路基板之電連接片的小面積黏著，因此黏接強度小，以致於固持力減小。
3. 其中印刷電路基板與該具有梳形電連接片黏接時，該



五、發明說明 (3)

印刷電路基板之具有電連接片之端面，易因微凹凸而導致梳形電連接片無法完全熱壓於該印刷電路基板上，導致無法相互牢固地黏著，且於黏著前需先利用顯微放大鏡觀看且對位該二元件之黏接部位，因此增長製程時間，且耗費人力，並難以提高良率，另該導電膠於長溫下經一段時間後導電性降低，因此增加不良率的產生。

緣是，發明人乃根據此等缺失及依據多年來從事製造產品之相關經驗，悉心觀察且研究之，乃潛心研究並配合學理之運用，而提出一種設計合理且有效改善該缺失之本發明。

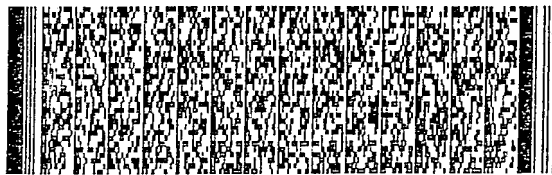
【發明內容】

本發明案之其一目的，在於提供一種具軟式電路板之晶片封裝基板及其製造方法，其以一次製程中同時完成影像感測晶片封裝印刷電路基板與軟式電連接線，以簡化晶片封裝後之電連接製程，同時減少人工操作以增加良率。

本發明案之其二目的，在於提供一種具軟式電路板之晶片封裝基板，其縮小基板及軟式電連接線之尺寸，因此降低成本。

本發明案之其三目的，在於提供一種具軟式電路板之晶片封裝基板，其使軟式電連接線以較大黏接面積地黏置於該晶片封裝基板上，以使其更牢固地結合，並增加良率。

依據前述發明目的，本發明係為一種具軟式電路板之



五、發明說明 (4)

晶片封裝基板，其用以封裝影像感測晶片於該晶片封裝基板上，且該軟式電路板作為外部訊號連接線，其包括一多層軟硬複合印刷電路基板、複數導孔及複數導電件，其中該多層軟硬複合印刷電路基板包含一層硬式印刷電路基板及至少一軟式電路板，該至少一軟式電路板延伸出該多層硬式印刷電路基板，該複數導孔形成於該層硬式印刷電路基板及該至少一軟式電路板上該等導電件鍍置於該多層硬式印刷電路基板及該至少一軟式電路板上之導孔的內緣上，以電連接該多層硬式印刷電路基板及該至少一軟式電路板。

另，一種具軟式電路板之晶片封裝基板之製作方法，其步驟包括：

提供一多層軟硬複合印刷電路板；及

移除該多層軟硬複合印刷電路板之預定部分，以形成具軟式電路板之晶片封裝基板於該多層軟硬複合印刷電路板上。

為了使貴審查員能進一步了解本發明之特徵及技術內容，請參閱以下有關本發明之詳細說明及附圖，然而所附圖示僅提供參考與說明用，並非用來對本發明加以限制者。

【實施方式】

請參閱第三圖所示，本發明係為一種具軟式電路板之晶片封裝基板及其製造方法，藉以將影像感測晶片封裝於晶片封裝基板上，並利用軟式電路板作為外部訊號連接線



五、發明說明 (5)

，以電連接於電子基板，俾可形成影像感測模組。且該具軟式電路板之晶片封裝基板製作方法，以提供晶片封裝前之具軟式電路板之晶片封裝基板製作，以簡化晶片封裝於該晶片封裝基板後之軟式電路板之黏接製程。

請參閱第三圖及第四圖所示，其中該具軟式電路板之晶片封裝基板10用以封裝影像感測晶片20於該晶片封裝基板上，且該軟式電路板作為外部訊號連接線，其包括一多層軟硬複合印刷電路基板30、複數導電件50及複數導孔60，其中該多層軟硬複合印刷電路基板30包含一多層硬式印刷電路基板35及至少一軟式電路板40，其相黏一起以形成該多層軟硬複合印刷電路基板30，並該至少一軟式電路板40延伸出該多層硬式印刷電路基板35，且該軟式電路板40延伸出該多層硬式印刷電路基板35之一端設有梳形電連接片70，該多層軟硬複合印刷電路基板30之多層硬式印刷電路基板35上側形成有印一凹槽80，並有複數焊墊90佈設於該多層軟硬複合印刷電路板30之周緣上表面，且連接部分該等導電件50，以電連接於影像感測晶片20；該等導孔60形成於該層硬式印刷電路基板35及該軟式電路板40上，以使該軟式電路板40上之導孔60的內緣，以電連接該多層硬式印刷電路基板35及該軟式電路板40，如此即可將影像感測晶片20封裝於該多層軟硬複合印刷電路基板30上之凹槽80內，且可利用軟式電路板40電連接電子機板



五、發明說明 (6)

上以形成影像感測模組。

請參閱第第五圖及第六圖所示，其係為具軟式電路板之晶片封裝基板之製作步驟，其包括：

- A、提供一多層軟硬複合印刷電路板 120，並包含複數硬式印刷電路層板及至少一軟式電路板；
- B、形成一凹槽 80 於該多層軟硬複合印刷電路板 120；
- C、移除該多層軟硬複合印刷電路板 120 之預定部分，以形成具軟式電路板之晶片封裝基板 10 於該多層軟硬複合印刷電路板 120 上，藉以封裝影像感測晶片於該晶片封裝基板上，且該軟式電路板作為外部訊號連接線；
- D、分離該多層軟硬複合印刷電路板 120 及該具軟式電路板之晶片封裝基板 10；

其中該多層軟硬複合印刷電路板 120 可一次同時製作複數個具軟式電路板之晶片封裝基板 10，且利用銑削方式形成一凹槽 80 於該多層軟硬複合印刷電路板 120 上，再以鑽削及銑削之方式移除該多層軟硬複合印刷電路板 120 之預定部分，以形成複數個二相對之具軟式電路板之晶片封裝基板 10 於該多層軟硬複合印刷電路板 120 上，且使具軟式電路板之晶片封裝基板 10 之軟式電路板 40 彼此相對且斷續連接，並該具軟式電路板之晶片封裝基板 10 以部分斷續連接之方式連接於該多層軟硬複合印刷電路板 120 上，以便於使用時方便於具軟式電路板之晶



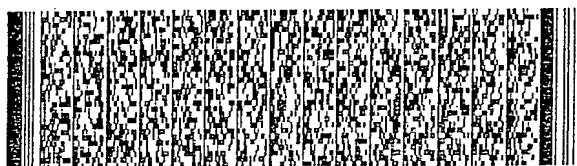
五、發明說明 (7)

片封裝基板 10 與該多層軟硬複合印刷電路板 120 分離。

請參閱七圖 A 至第七圖 D 所示，其中使該影像感測晶片 20 電連接於該具軟式電路板之晶片封裝基板 10 內，並利用鏡頭座 100 及鏡頭 110 將該影像感測晶片 20 封裝於該多層硬式印刷電路基板 35 上，再將該軟式電路板 40 端部之梳形電連接片 70 電連接於該電子機板 90，以形成影像感測模組，如此可用於影像電話、個人數位助理、智慧型行動電話 (SMART PHONE)、手持式裝置及攜帶式個人電腦，藉以擷取影像並儲存於裝置內。

綜上所述，藉由本發明之「具軟式電路板之晶片封裝基板及其製造方法」，其以一次製程中同時完成影像感測晶片封裝印刷電路基板與軟式電連接線，以簡化晶片封裝後之電連接製程，同時減少人工操作以增加良率，並縮小基板及軟式電連接線之尺寸，因此降低成本，且使軟式電連接線以較大黏接面積地黏置於該晶片封裝基板上，以使其更牢固地結合，並增加良率。

惟以上所述僅為本發明之較佳可行實施例，非因此拘限本發明之專利範圍，故舉凡運用本發明之說明書及圖示內容所為之等效結構變化，均同理皆包含於本發明之範圍內，給予陳明。



圖式簡單說明

【圖示簡單說明】

第一圖 A 至第一圖 G 係習知的影像感測晶片電連接於電子機板之方法流程圖一

第二圖 A 至第二圖 F 係習知的影像感測晶片電連接於電子機板之方法流程圖二

第三圖係本發明之具軟式電路板之晶片封裝基板立體圖

第四圖係本發明之具軟式電路板之晶片封裝基板剖視圖

第五圖係本發明之具軟式電路板之晶片封裝基板製造流程圖

第六圖係本發明之多層軟硬複合印刷電路板上之具軟式電路板之晶片封裝基板立體圖

第七圖 A 至第七圖 D 係本發明之影像感測晶片電連接於電子機板之方法流程圖

【圖示中參考號數】

習知

本發明

陶瓷封裝基座 10 a

具軟式電路板之晶片封裝基板 10

凹槽 11 a

影像感測晶片 20

影像感測晶片 20 a

多層軟硬複合印刷電路基板 30

電連線 30 a

多層硬式印刷電路基板 35

透明板 40 a

軟式電路板 40

封裝體 50 a

導電件 50

電子機板 60 a

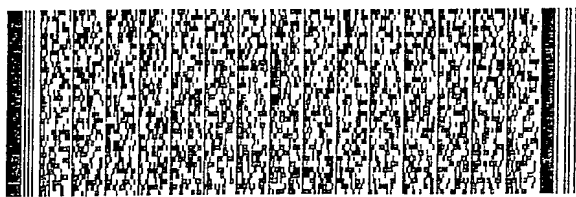
導孔 60

鏡頭座 70 a

梳形電連接片 70

鏡頭 80 a

凹槽 80



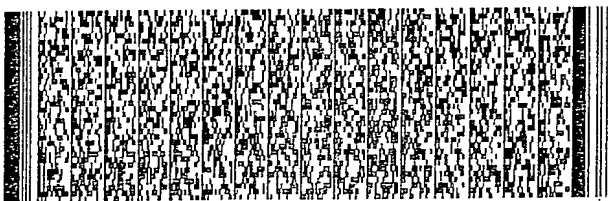
圖式簡單說明

硬式印刷電路基板 9 0 a	電子機板 9 0
焊墊 9 1 a	鏡頭座 1 0 0
電路軟板 1 0 0 a	鏡頭 1 1 0
連接器 9 3 a	多層軟硬複合印刷電路板 1 2 0
電路軟板 1 0 0 a	
梳形電連接片 1 0 1 a	



六、申請專利範圍

1. 一種具軟式電路板之晶片封裝基板，其用以封裝影像感測晶片於該晶片封裝基板上，且該軟式電路板作為外部訊號連接線，其包括：
 - 一多層軟硬複合印刷電路基板，其包含一多層硬式印刷電路基板及至少一軟式電路板，該至少一軟式電路板延伸出該多層硬式印刷電路基板；
 - 複數導孔，其形成於該層硬式印刷電路基板及該至少一軟式電路板上；及
 - 複數導電件，其鍍置於該多層硬式印刷電路基板及該至少一軟式電路板上之導孔的內緣上，以電連接該多層硬式印刷電路基板及該至少一軟式電路板。
2. 如申請專利範圍第1項所述之具軟式電路板之晶片封裝基板，其中該多層軟硬複合印刷電路基板上側形成有一凹槽，用以承置該影像感測晶片。
3. 如申請專利範圍第1項所述之具軟式電路板之晶片封裝基板，其中該凹槽形成於該多層硬式印刷電路基板上。
4. 如申請專利範圍第1項所述之具軟式電路板之晶片封裝基板，其中該多層軟硬複合印刷電路基板具有複數焊墊，該等焊墊係佈設於該多層軟硬複合印刷電路板之周緣上表面，且連接部分該等導電件。
5. 如申請專利範圍第1項所述之具軟式電路板之晶片封裝基板，其中該至少一軟式電路板位於該等硬式印刷電路基板之下側。
6. 一種具軟式電路板之晶片封裝基板之製作方法，其步驟



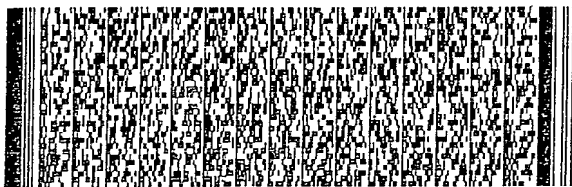
六、申請專利範圍

包括：

提供一多層軟硬複合印刷電路板；及

移除該多層軟硬複合印刷電路板之預定部分，以形成具軟式電路板之晶片封裝基板於該多層軟硬複合印刷電路板上。

7. 如申請專利範圍第6項所述之具軟式電路板之晶片封裝基板之製作方法，其中該多層軟硬複合印刷電路板包含複數硬式印刷電路層板及至少一軟式電路板，且該移除該多層軟硬複合印刷電路板之預定部分後，該晶片封裝基板形成於該硬式印刷電路層板上，且該軟式電路板部分延伸出該硬式印刷電路層板。
8. 如申請專利範圍第6項所述之具軟式電路板之晶片封裝基板之製作方法，進一步包括形成一凹槽於該多層軟硬複合印刷電路板上，再移除該印刷電路板之預定部分，藉以承置該影像感測晶片於該多層軟硬複合印刷電路板之凹槽內。
9. 如申請專利範圍第8項所述之具軟式電路板之晶片封裝基板之製作方法，其中利用銑削方式形成一凹槽於該多層軟硬複合印刷電路板上。
10. 如申請專利範圍第6項所述之具軟式電路板之晶片封裝基板之製作方法，其中該多層軟硬複合印刷電路板包含複數硬式印刷電路層板及至少一軟式電路板，且該移除該硬式印刷電路層板及該至少一軟式電路板之預定部分後，形成二相對之具軟式電路板之晶片封裝



六、申請專利範圍

基板於該多層軟硬複合印刷電路板上，且該等軟式電路板之端部彼此相對且斷續連接。

11. 如申請專利範圍第 6 項所述之具軟式電路板之晶片封裝基板之製作方法，其中該移除該多層軟硬複合印刷電路板之預定部分後，該具軟式電路板之晶片封裝基板形成於該多層軟硬複合印刷電路板上，且該具軟式電路板之晶片封裝基板斷續連接於該多層軟硬複合印刷電路板。
12. 如申請專利範圍第 6 項所述之具軟式電路板之晶片封裝基板之製作方法，其中係以銑削之方式移除該多層軟硬複合印刷電路板之預定部分。
13. 如申請專利範圍第 6 項所述之具軟式電路板之晶片封裝基板之製作方法，其中係以鑽削之方式移除該多層軟硬複合印刷電路板之預定部分。



第 1/15 頁



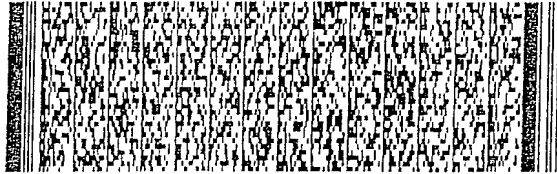
第 2/15 頁



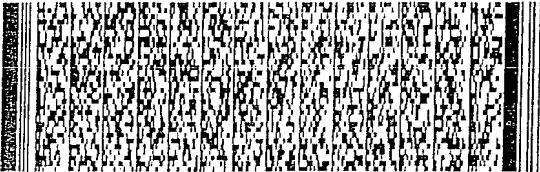
第 3/15 頁



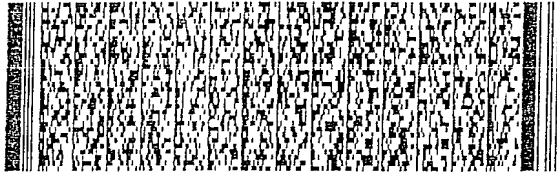
第 4/15 頁



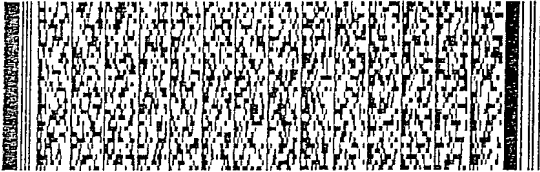
第 4/15 頁



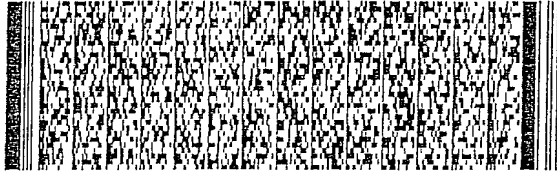
第 5/15 頁



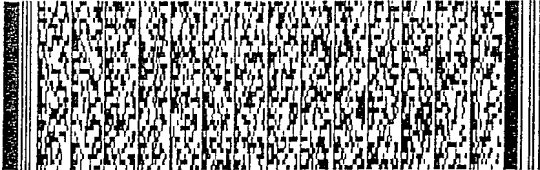
第 5/15 頁



第 6/15 頁



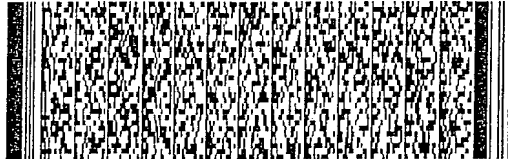
第 6/15 頁



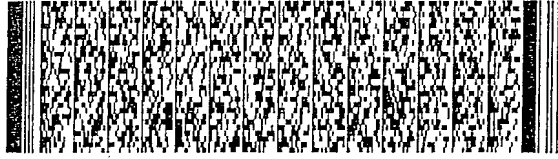
第 7/15 頁



第 7/15 頁



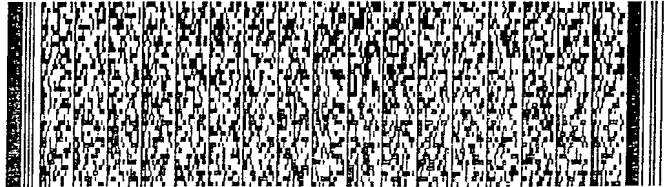
第 8/15 頁



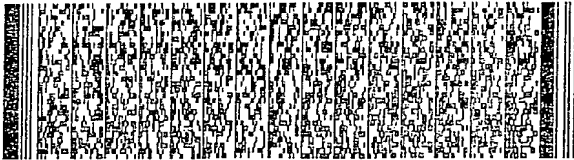
第 8/15 頁



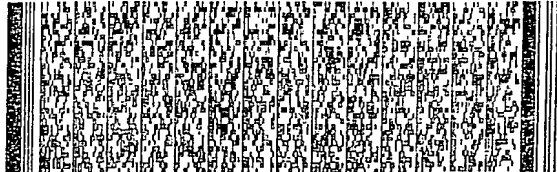
第 9/15 頁



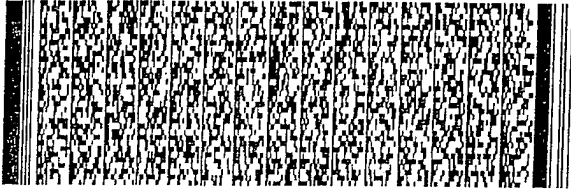
第 10/15 頁



第 10/15 頁



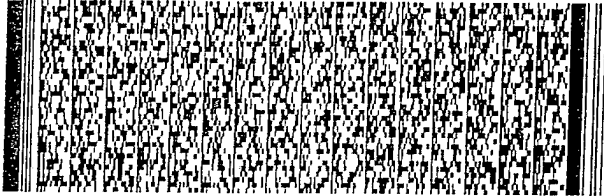
第 11/15 頁



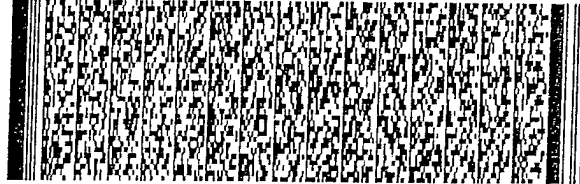
第 12/15 頁



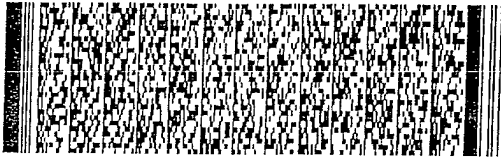
第 13/15 頁

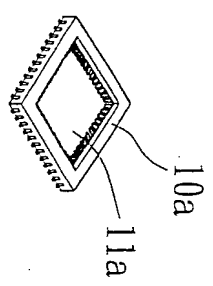


第 14/15 頁

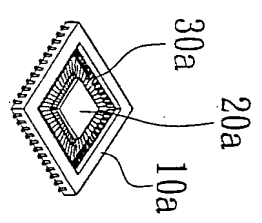


第 15/15 頁

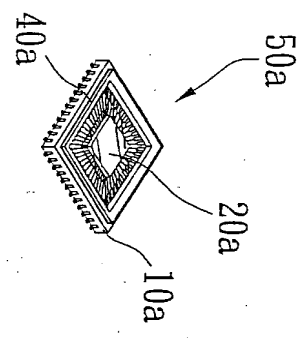




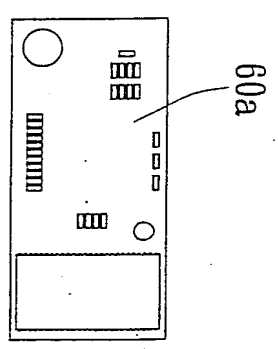
第一圖 A



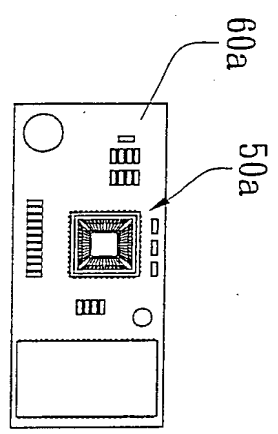
第一圖 B



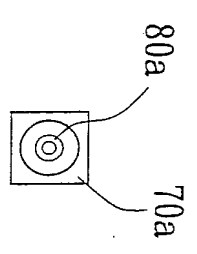
第一圖 C



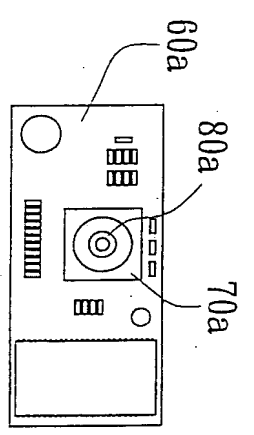
第一圖 D



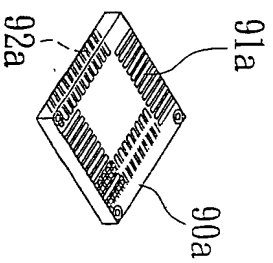
第一圖 E



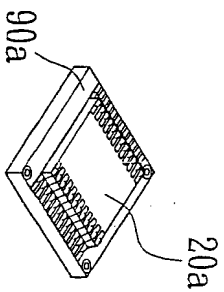
第一圖 F



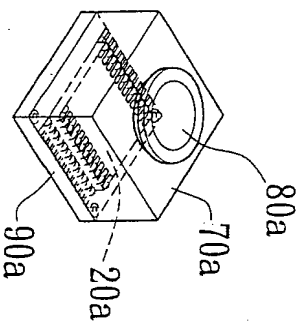
第一圖 G



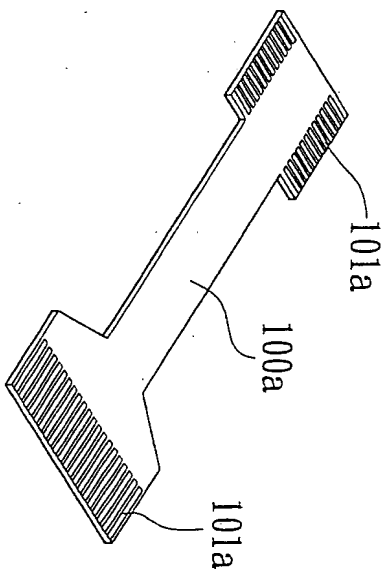
第二圖 A



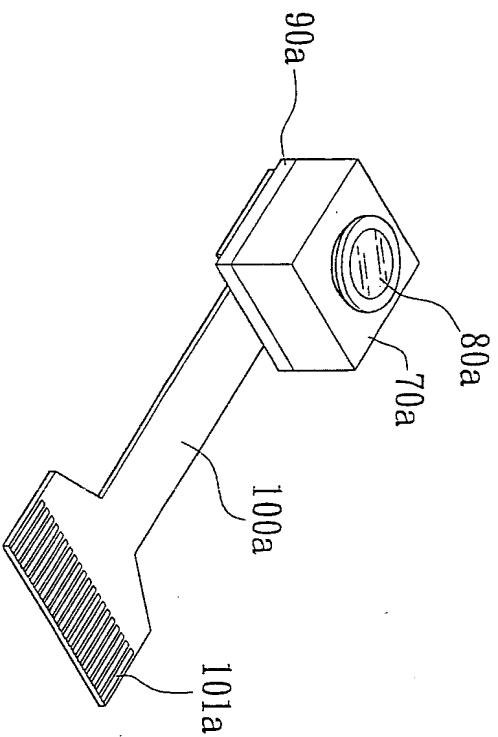
第二圖 B



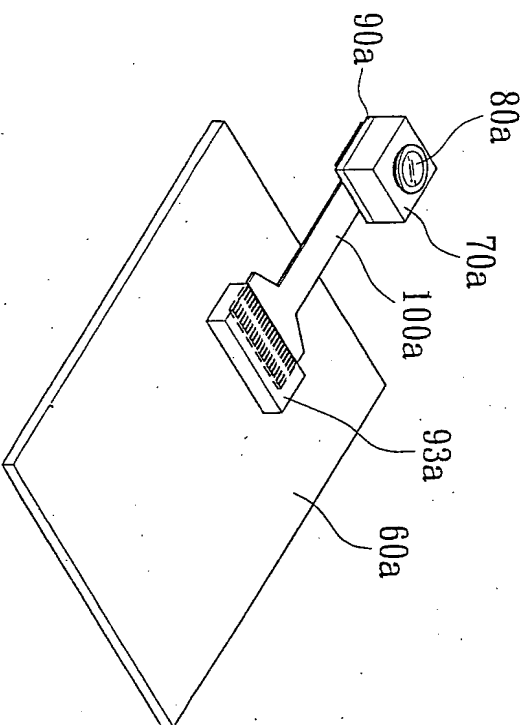
第二圖 C



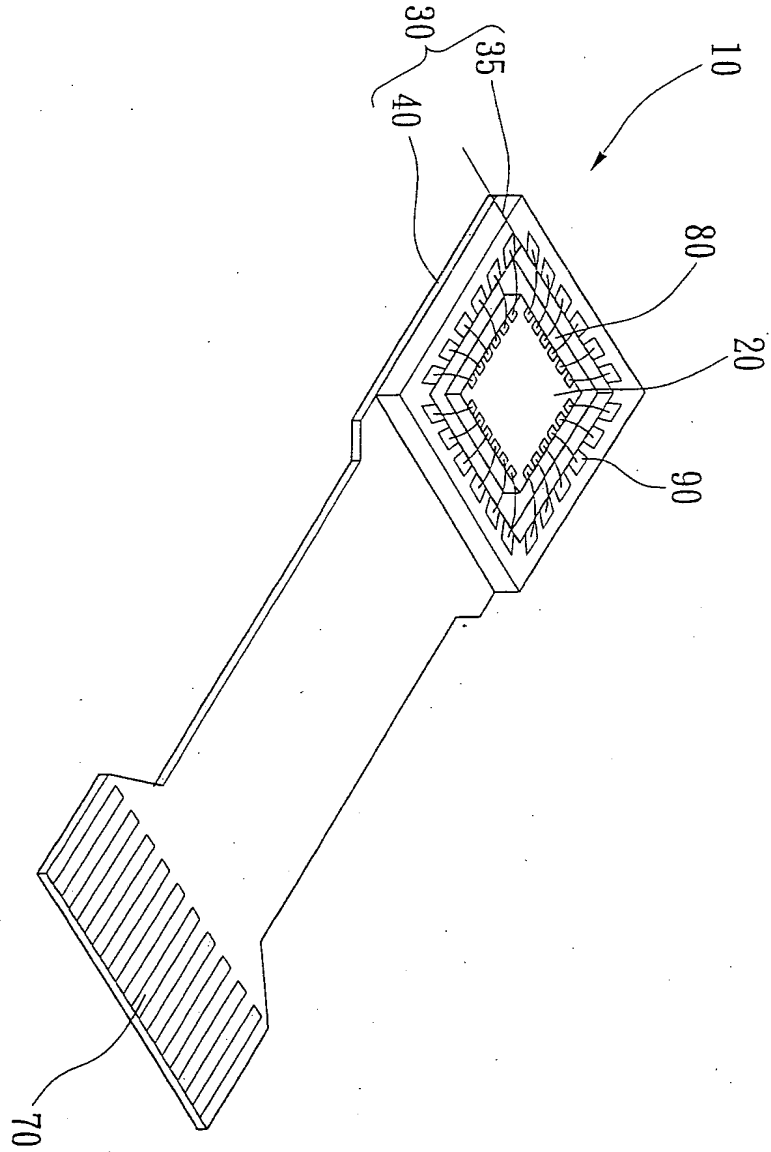
第二圖 D



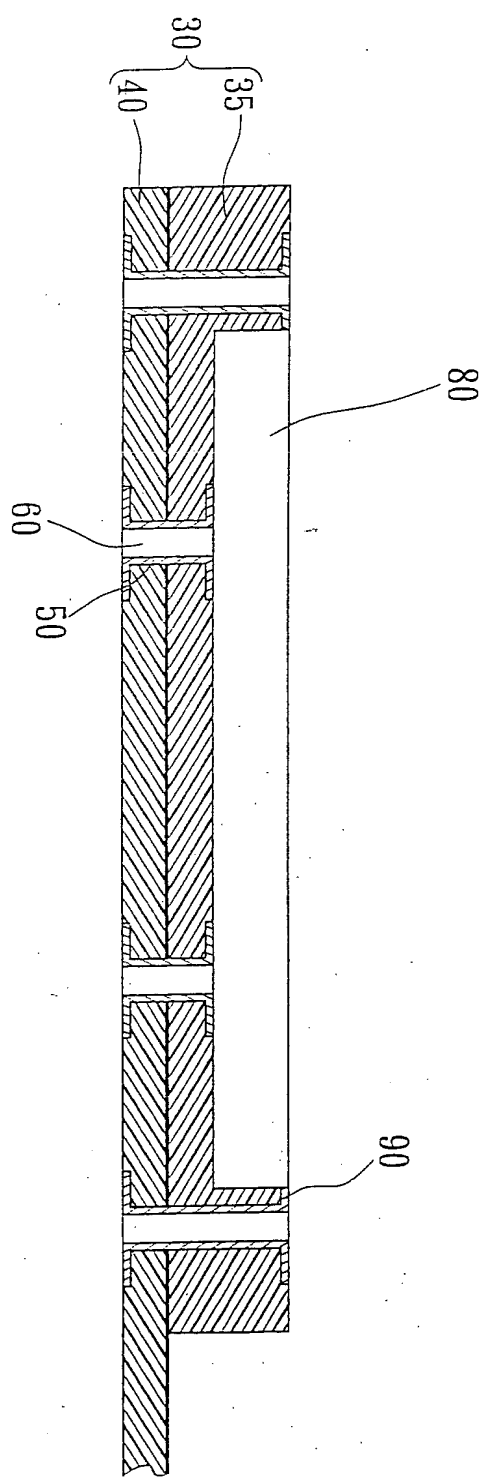
第二圖 E



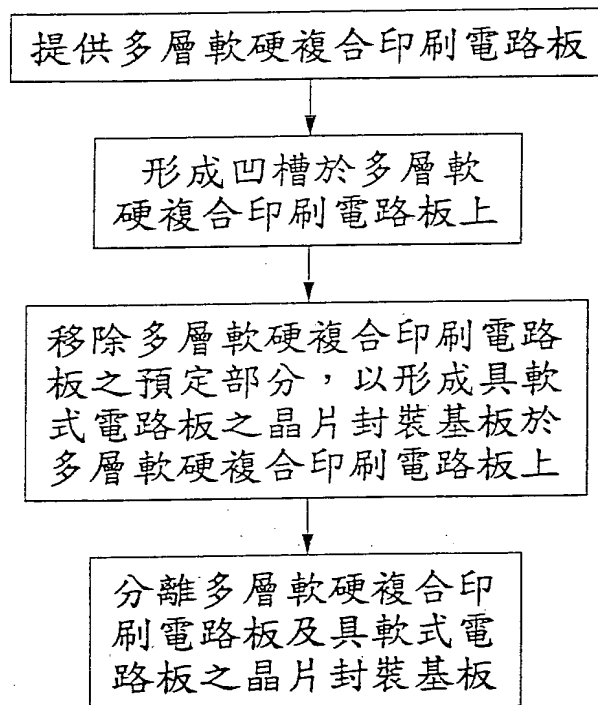
第二圖 F



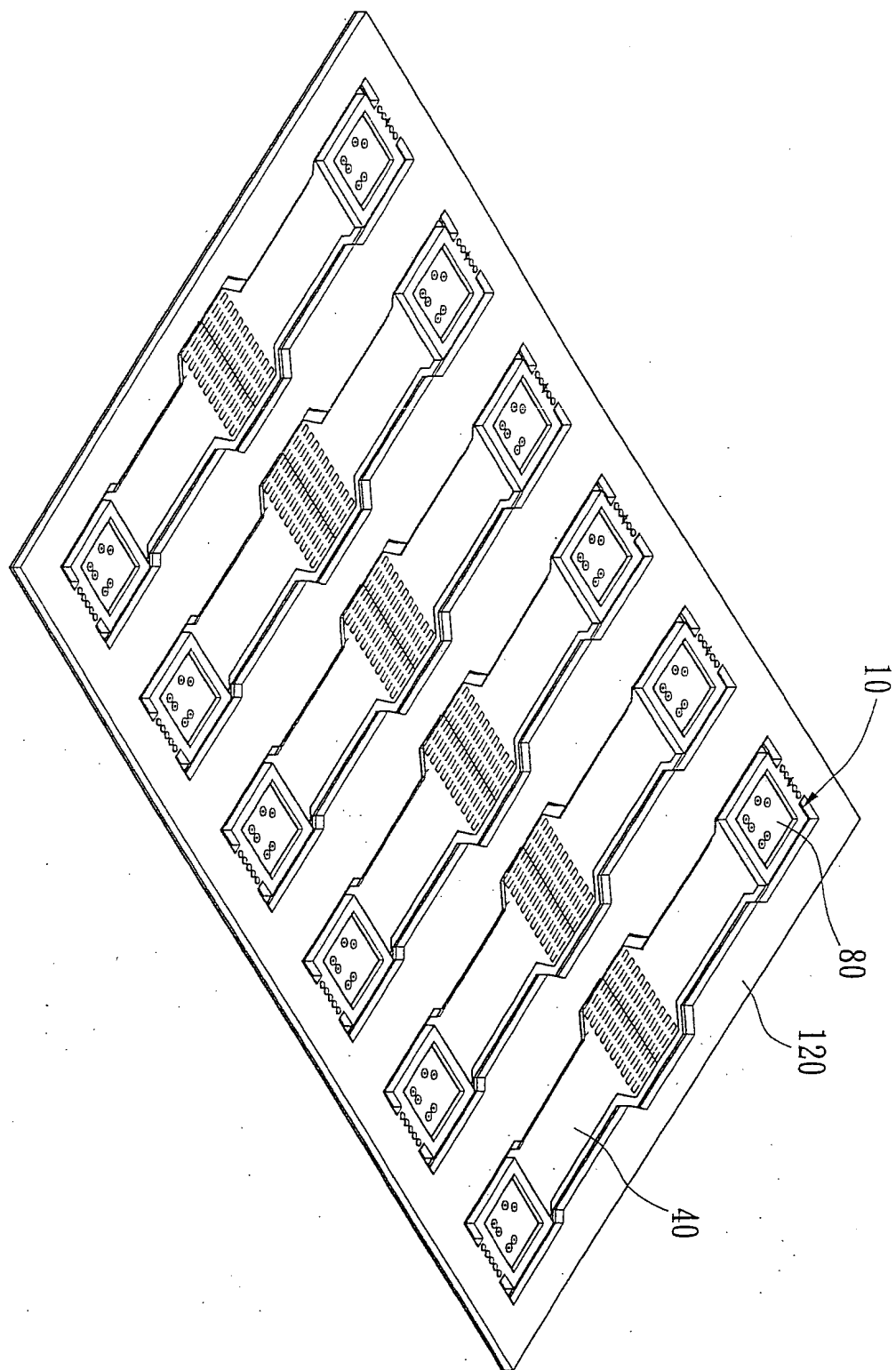
第三圖



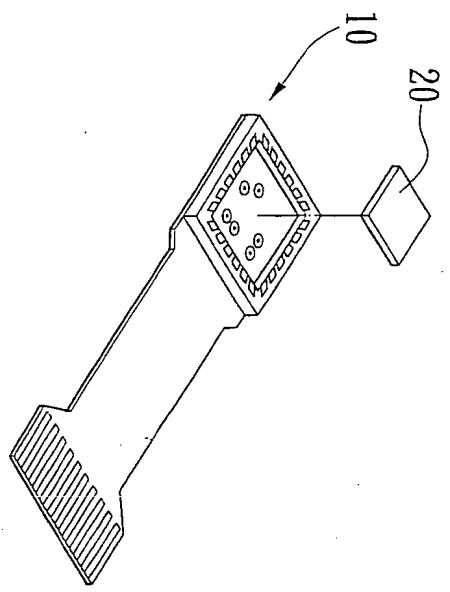
第四圖



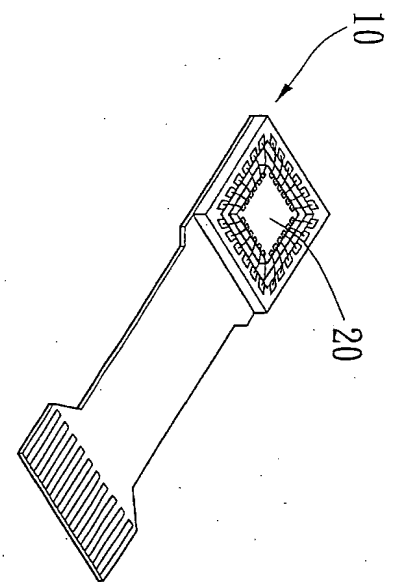
第五圖



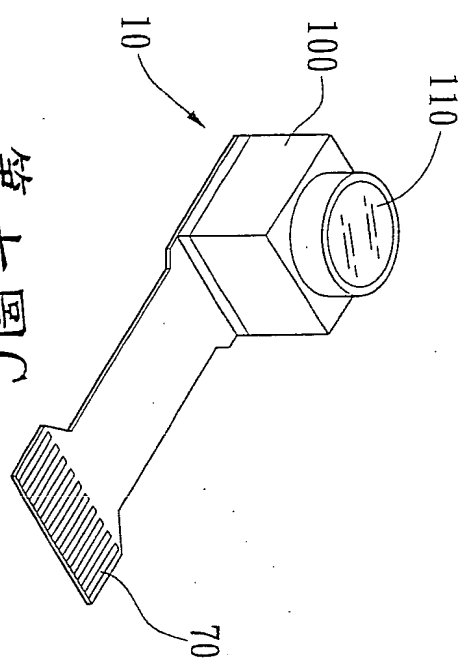
第六圖



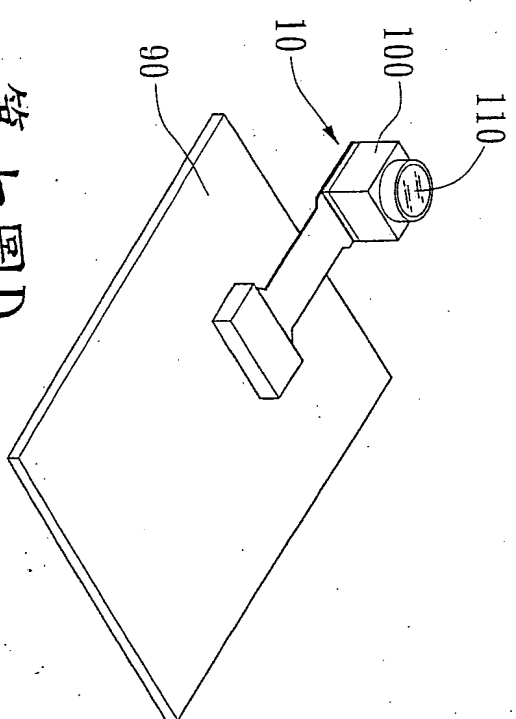
第七圖A



第七圖B



第七圖C



第七圖D